

**UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA
 COORDINACIÓN DE FORMACIÓN BÁSICA
 COORDINACIÓN DE FORMACIÓN PROFESIONAL Y VINCULACIÓN
 UNIVERSITARIA
 DEPARTAMENTO DE ACTUALIZACIÓN CURRICULAR Y FORMACIÓN
 DOCENTE**

DESCRIPCIÓN GENÉRICA DE UNIDADES DE APRENDIZAJE

Descripción Genérica

Nombre: **Organización de computadoras**

Etapa: **Disciplinaria**

Área de conocimiento: **Arquitectura de computadoras**

Plan 2008-1

Competencia: Evaluar y criticar modelos para la implementación de arquitecturas base, trabajando en equipo e individualmente con ética profesional y respeto a jerarquías

Evidencia de desempeño:

- Solución de ejercicios correspondientes a capítulos de la bibliografía principal.
- Solución de tareas asignadas.
- Al menos, solución de dos exámenes asignados durante el semestre.
- Elaboración de un proyecto final.

Distribución	HC	HL	HT	HPC	HCL	HE	CR	Requisito
	2	2	2	0	0	0	8	Ninguno

Contenidos Temáticos

1. Arquitectura y métricas para la evaluación de desempeño.
 - Introducción.
 - Componentes.
 - Perspectiva histórica.
 - Métricas.
 - Cargas de trabajo.
 - Comparación y representación de desempeño.

2. Lenguaje máquina.
 - Operaciones y sus operandos.
 - Formatos y sus representaciones.
 - Control de dediciones (bifurcación).
 - Soporte para procedimientos.
 - Arreglos vs apuntadores.
 - Numeración.
 - Aritmética sobre las instrucciones (suma, resta, operaciones lógicas,

- división y operaciones de punto flotante).
 - Construcción del ALU.
3. Infraestructura base
- Construcción del control del flujo.
 - Una implementación multiciclos.
 - Microprogramación.
 - Optimización con pipelining.
4. Jerarquía de memoria.
- Principios de los caches.
 - Medición y optimización del desempeño del cache.
 - Memoria virtual.
 - Estructura básica de la jerarquía de memoria.
 - Perspectiva histórica.
5. Interfase procesador y periféricos.
- Impacto en el desempeño generado por dispositivos de E/S.
 - Control FSM para la E/S.
 - Evaluación de desempeño de buses síncronos y asíncronos.
 - Polling (monitoreo) de subsistemas de E/S.
 - E/S administrado por interrupciones.

Referencias bibliográficas actualizadas

- John L. Hennessy y David A. Patterson. Computer Organization and Design, The Hardware/Software Interface, third edition. 2005. Morgan Kaufmann Publishers.
- John L. Hennessy y David A. Patterson. Computer Organization and Design, The Hardware/Software Interface. 1998. Morgan Kaufmann Publishers.
- Andrew S. Taenbaum. Structured Computer Organization. 2005. Prentice Hall.
- Carl Hamacher, Zvonko Vranesic y Safwat Zaky. Computer Organization. 2002. McGraw-Hill